

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РФ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ОБРАЗОВАНИЯ
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ
УНИВЕРСИТЕТ»

И.С. Коровченко, А.А. Потапов, В.А. Степкин

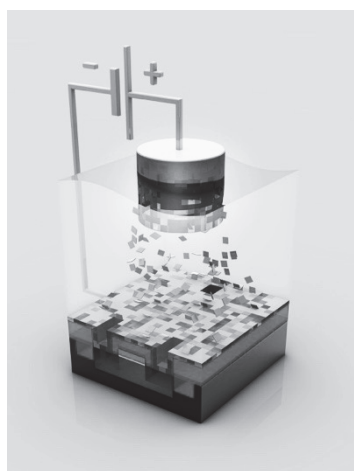
**ОСНОВНЫЕ ПОНЯТИЯ ФУНКЦИОНАЛЬНОЙ
ЭЛЕКТРОНИКИ. ПОЛУПРОВОДНИКОВАЯ
И ДИЭЛЕКТРИЧЕСКАЯ ЭЛЕКТРОНИКА.
МАГНИТОЭЛЕКТРОНИКА**

Учебное пособие

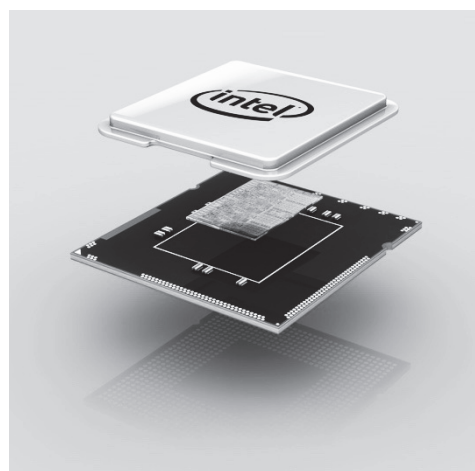
Воронеж
Издательский дом ВГУ
2015

СОДЕРЖАНИЕ

1. Место функциональной электроники в современной радиофизике	4
1.1. Современная технология изготовления полупроводниковых приборов схемотехнической микро- и наноэлектроники.....	4
1.2. Проблемы современной электроники	7
1.3. Понятие динамической неоднородности	10
2. Функциональная полупроводниковая электроника.....	11
2.1. Эффект Ганна.....	11
2.2. Приборы с зарядовой связью	14
2.3. Устройства функциональной полупроводниковой электроники.....	16
2.3.1. Генераторы СВЧ на основе эффекта Ганна.....	16
2.3.2. Усилители СВЧ на основе эффекта Ганна	18
3. Функциональная диэлектрическая электроника	21
4. Функциональная магнитоэлектроника.....	24
5. Методические рекомендации по изучению дисциплины «Функциональная электроника»	27
6. Библиографический список.....	30



а



б

Рис. 1.2. Этап металлизации и корпусирования СБИС³

На изолирующем слое над транзистором вытравливаются три области, которые заполняются медью. Это позволит формировать электрические соединения с другими транзисторами. Подложки на этом этапе погружаются в слой сульфата меди. Ионы меди осаждаются на транзистор (фиолетовый) через процесс, называемый гальванопокрытие, как показано на рис. 1.2,а. Медные ионы проходят от положительного электрода (анод) к негативному электроду (катод), которым как раз и является подложка. Ионы меди осаждаются в виде тонкого слоя на поверхности подложки. Затем происходит полировка, и лишняя медь удаляется с поверхности. Нанесение металла происходит в несколько этапов, что позволяет создавать межсоединения между отдельными транзисторами. Межсоединения задаются архитектурой микропроцессора, вернее, командой разработчиков, ответственных за тот или иной процессор. Затем участок готовой подложки проходит первый тест функциональности. На данном этапе тестовые пробы подводятся к каждому чипу, после чего оцениваются ответные сигналы чипа и сравниваются с правильными. Кристаллы, которые прошли тесты, перейдут на следующий шаг упаковки. «Плохие» кристаллы отбраковываются. Подложка, кристалл и распределитель тепла соединяются вместе, чтобы сформировать готовый процессор, как показано на рис. 1.2,б. Подложка обеспечивает механический и электрический интерфейс процессора с остальной системой. Распределитель тепла является тепловым интерфейсом с кулером. Он охлаждает кристалл во время работы.

Во время финального теста процессоры проверяются по ключевым характеристикам (среди них присутствуют тепловыделение и максимальная частота). По результатам тестов процессоры с одинаковыми характеристиками складываются в одни лотки. После определения максимальной

³ Рисунки использованы из статьи компании Intel [12].

частоты процессоров они маркируются по моделям и уже продаются в соответствии со спецификациями.

1.2. Проблемы современной электроники

Одним из первых систематизаторов приборов и принципов функциональной электроники являлся Александр Александрович Щука, профессор Московского государственного технического университета радиотехники, электроники и автоматики и Научно-исследовательского университета «Московский физико-технический институт», почетный работник высшего профессионального образования, почетный профессор МФТИ. В работе [1] А.А. Щука анализирует современное состояние микроэлектроники, основные тенденции и причины возникновения приборов электроники нового поколения.

Если проанализировать приборы микроэлектроники, они представляют собой полупроводниковые устройства, в которых используются физические процессы, связанные с поведением заряженных частиц в твердом теле под воздействием электрических, магнитных, электромагнитных и тепловых полей. В микроэлектронике стараются добиться максимальной интеграции сосредоточенных элементов и отдельных электронных приборов (резисторов, конденсаторов, диодов, транзисторов). Дальнейшее развитие микроэлектронных приборов связано с уменьшением размеров элементарных приборов до субмикронных и переход в нанометровый масштаб [1]. Таким образом, микроэлектронные приборы превращаются в нанoeлектронные. При этом утрачивается групповая технология их изготовления. На сегодняшний день исследователи столкнулись с проблемой критических размеров элементов. Дальнейшая миниатюризация не может быть осуществлена известными методами. Пределом миниатюризации современной технологии производства микропроцессоров считается 10 нм CMOS-техпроцесса [2, 3], разработку которого ведут крупнейшие корпорации мира и планируют закончить к 2018 году.

Ассоциация Semiconductor Industry Association (SIA) опубликовала план ITRS (International Technology Roadmap for Semiconductors – «Международный проект развития полупроводниковых технологий»), который был представлен в Инчхоне (Южная Корея), в декабре прошлого года. Этот проект поддерживается странами Европы, Японией, Кореей, Тайванем и США, а за его выполнением следит ассоциация SIA – рупор американских производителей полупроводников [4]. Дорожная карта развития в области производства приборов полупроводниковой электроники представлена на рис. 1.3.

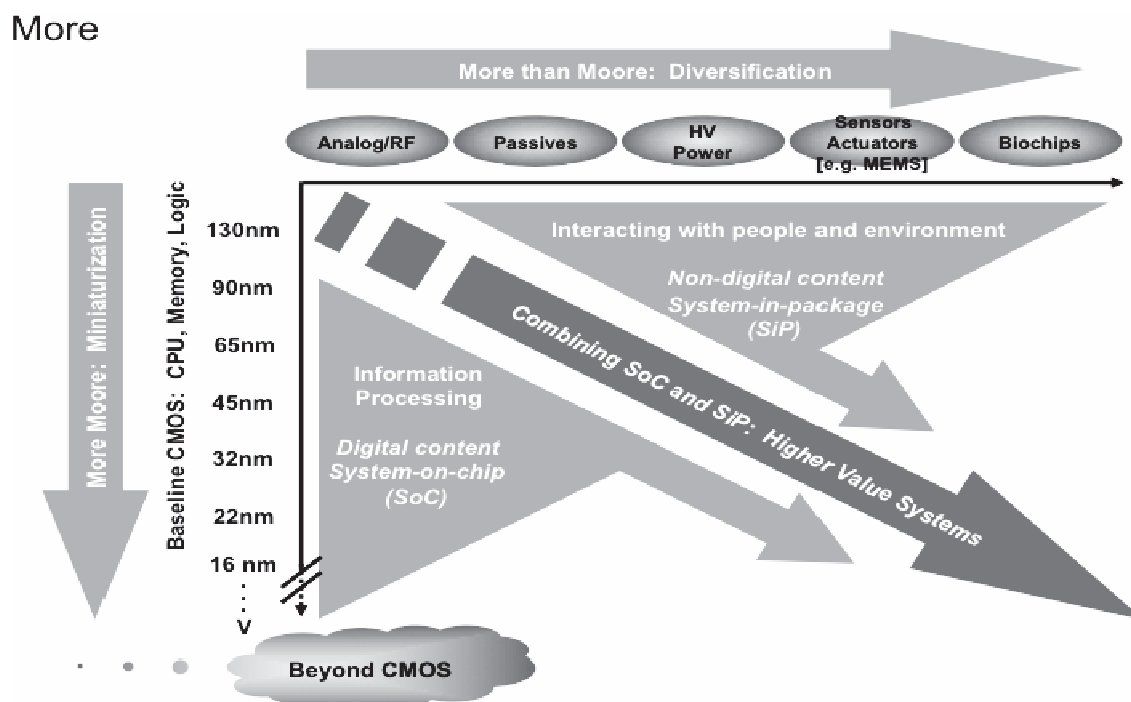


Рис. 1.3. Дорожная карта развития микроэлектроники⁴

После достижения физического предела значений степени интеграции (так называемая «технологическая зрелость») ожидается инерционное развитие рынков приборов схемотехнической микроэлектроники еще в течение 5–10 лет [1]. К этому времени быстродействие интегральных схем (ИС) будет уже недостаточным для решения задач обработки больших массивов информации по нескольким причинам.

Предельные показатели достижений микроэлектроники уже не смогут соответствовать набирающему силу научно-техническому прогрессу⁵. Уже сейчас существует целый ряд задач, ждущих своего решения. Среди них – создание систем оперативного распознавания образов, искусственного интеллекта, синтеза конструкций и систем, разработка устройств параллельной обработки информации, устройств управления базой знаний и т. п.

Идут интенсивные поиски методов, разрабатываются устройства, предназначенные для обработки больших массивов информации в реальном масштабе времени. Анализ схем цифровой обработки изображений показывает, например, что рост их быстродействия приближается к насыщению. При этом ряд упомянутых задач принципиально не может быть решен в рамках современных методов обработки больших информацион-

⁴ Рис. использован из материалов статьи [15].

⁵ Здесь и далее до конца текущего раздела цитируются материалы статьи А. А. Щуки [1].